

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-065579

(43)Date of publication of application : 06.03.1990

(51)Int.Cl.

H04N 5/91

H04N 5/92

H04N 7/13

(21)Application number : 63-217752

(71)Applicant : CHINON IND INC

(22)Date of filing : 31.08.1988

(72)Inventor : KOBAYASHI MASAO
UCHIYAMA MASAYUKI
ITOU IKUYOSHI

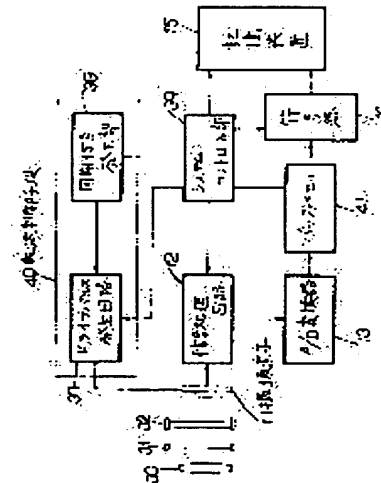
(54) PICTURE SIGNAL RECORDER

(57)Abstract:

PURPOSE: To remarkably reduce the capacity of a buffer memory for coding by inhibiting the transfer of a picture element data for the succeeding prescribed section till the coding for each block of a data stored in the buffer memory and extracted precedingly is all finished.

CONSTITUTION: The prescribed section of a picture signal stored in an image pickup element 11 is transferred sequentially in a normal timing by a vertical CCD 35 and a horizontal CCD 36 to stop once a drive pulse to inhibit the transfer. The transferred picture element data is subject to signal processing, converted into a digital signal and stored in a buffer memory 41.

The digital signal stored in the memory 41 is coded for each of plural blocks each having a picture element number of $n \times n$ and stored in a storage device 15. When the coding of the block each is finished, a transfer control means 40 gives a drive pulse again to the CCDs 35, 36 to read the picture element data from the succeeding $(n+1)$ lines till $2n$ lines.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

平2-65579

⑮ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成2年(1990)3月6日

H 04 N 5/91
5/92
7/13J 7734-5C
Z 7734-5C
Z 6957-5C

審査請求 未請求 請求項の数 1 (全7頁)

⑭ 発明の名称 画像信号記録装置

⑰ 特 願 昭63-217752

⑱ 出 願 昭63(1988)8月31日

⑲ 発 明 者 小 林 正 夫 長野県諏訪市高島1丁目21番17号 チノン株式会社内
 ⑲ 発 明 者 内 山 雅 之 長野県諏訪市高島1丁目21番17号 チノン株式会社内
 ⑲ 発 明 者 伊 東 郁 義 長野県諏訪市高島1丁目21番17号 チノン株式会社内
 ⑲ 出 願 人 チ ノ ン 株 式 会 社 長野県諏訪市高島1丁目21番17号
 ⑲ 代 理 人 弁 理 士 樺 沢 襄 外 3 名

明 細 書

1. 発明の名称

画像信号記録装置

2. 特許請求の範囲

(1) 光学像を多数の画素データからなる1
画面分の画像信号に変換しかつこれら画素データ
を保持可能な記憶素子と、

この記憶素子に保持された画像信号のうち所
定区画分の画素データを取り出し転送する転送制
御手段と、

この転送制御手段により取り出された所定区
画分の画素データをディジタル信号に変換するA
／D変換器およびこの変換された所定区画分のデ
ィジタル信号を格納するバッファメモリと、

このバッファメモリに格納されたディジタル
信号を予定のブロック毎に符号化する符号器およ
びこの符号器により符号化されたディジタルデー
タを記憶する記憶装置と、を備え、

前記転送制御手段は、前記バッファメモリに
格納されたディジタルデータ全ての符号化が完了

するまで次の所定区画分の画素データの転送を行
なわないように構成されていることを特徴とする
画像信号記録装置。

3. 発明の詳細な説明

(発明の目的)

(産業上の利用分野)

本発明は、電子スチールカメラ等に適用され、
記憶素子からの画像信号の転送を符号化に関連し
て改良した画像信号記録装置に関する。

(従来の技術)

光学像を画像信号に変換し、これをディジタ
ルデータとして記憶装置に記憶させる、例えばデ
ィジタル電子スチールカメラでは、膨大なデータ
量の画像信号を限られた容量の記憶装置内に記憶
させるため、情報圧縮が不可欠となる。

ここで、ディジタル電子スチールカメラの概
略構成を第6図により説明する。図示しないレン
ズ系およびシャッタを介して入射される光学像は
固体記憶素子11で光電変換され、1画面分の画像
信号となる。この画像信号は信号処理回路12を経

た後、A/D変換器13によってデジタル信号に変換される。このデジタル信号は情報圧縮用の符号器14によりデータ型が圧縮された後、画像記憶装置15に記憶される。このようにデジタル電子スチールカメラでは、符号器14による画像情報の圧縮が不可欠である。

従来、静止画像を送送する際の画像情報圧縮方式として、種々の方式が検討されている。しかしながら、画像伝送における情報圧縮の目的は、主として伝送路上のビットレートの低減であり、ハードウェアの小形化には不向きである。例えば、特開昭62-176227号公報に示されたように、A/D変換した画像情報を、一旦フィールドメモリ若しくはフレームメモリ等のバッファメモリに記憶させ、この記憶させた情報の相関等を調べた後、最適な符号化法を用いて符号化するのが一般的である。

しかし、このような方式では、上述したバッファメモリとして、圧縮後の画像情報を記憶する1画面分のメモリより数段記憶容量の大きなもの

を用いねばならない。このため、電子スチールカメラとして強く要望されている小形化、低価格化を満足することができない。

また、スチールカメラの特徴である高速連写を可能にするためには、符号化をほぼ実時間で行なわなければならない。しかし、先の従来例では、画像をブロックに分割し、1フィールド全体についてブロック歪みを計算しなくてはならないため、1フィールド全体の計算が終了するまで符号化が完成しない。すなわち、信号を送り出すまでに少なくとも1フィールド分の計算に要する時間がかかってしまう。また、多くの計算を短時間で処理する必要があるため、ハードウェアの小形化に支障があった。

このような問題を解決する方法として、本発明者等は、DPCMを用いた画像情報圧縮方式を先に発表している（社団法人電子情報通信学会、1988年2月26日技術研究報告「DPCMを用いた画像情報圧縮方式の検討」）。この方式は、符号化した信号の原信号からのずれが最小になる

ようなブロックサイズをあらかじめ決定しておき、各ブロックのダイナミックレンジに適合した非線形変換による符号化を行なうもので、これによって計算時間を短縮しつつ、かつ符号化のためのフィールドメモリを不要として符号化を行なうことができる。すなわち、本方式は、現時点のサンプル値から予測値（現時点の値をそれ以前の標本点から予測した値）を引いて得られる予測誤差信号を非線形変換してメモリに転送するものである。

以下、この方式の概要を第4図により説明する。図示しない撮像素子により撮像された1画面分の画像信号はA/D変換器13によりデジタル信号に変換された後、ブロック分割器17により画像の持つ局所的相関を利用して $n \times n$ 個の画素からなる複数の正方ブロックに分割され、 $n \times n$ 個のブロックメモリ18に記憶される。

符号化に先立ち、予測器20および予測誤差最大値検出器21により、各ブロック内の予測誤差信号の絶対値の最大値（または標準偏差）を調べ、それにより各ブロックに最適な非線形変換関数を

選択すべく、複数の非線形変換器22に対応して設けられた切換器23を切換制御する。上記非線形変換器22は、例えば予測誤差信号の絶対値の最大値（または標準偏差）に対応して複数の非線形変換器22に設けられ、最適な非線形変換器22により符号化され、記憶装置15に記憶される。

また、前述した予測値を得るために局部復号器25を設ける。この局部復号器25は、前記複数の非線形変換器22に対応して設けられた同数の非線形逆変換器26と、前記非線形変換器22の出力をいずれかの非線形逆変換器26に加えるべく設けられかつ前記切換器23に連動して切換制御される切換器27と、予測器28とにより図示の如く構成される。そして、この局部復号器25の出力は、前記ブロックメモリ18から出力される現時点のサンプル値に対する予測値としてこれらの差を得るべく加えられる。そして、これらの差である予測誤差信号が切換器23により選択された最適な非線形変換器22により符号化され、記憶装置15に記憶される。

上記符号化方式を用いた場合、従来例のように、符号化のためのバッファメモリとして、1フ

フィールド若しくは1フレームメモリという大記憶容量のものは必要なく、 $n \times n$ 個のブロックメモリ18のみでよいことになる。

しかし、通常のテレビ信号では走査を行なっているため、第5図で示すように、 n ライン目のデータがA/D変換されないと、最初の $n \times n$ ブロックに対する予算誤差信号の演算が終了しない。そして、その結果に基づいて選択された非線形変換器22によって符号化が完了するまでの間に、次の $(n+1)$ ライン目のデータが入力されると、これをメモリに記憶することができない。

これを解決する1つの方法として、 n ラインメモリ(n ラインまでの全てのデータを記憶するメモリ)を2個設け、交互にデータの入力を行ない、片方のメモリを次の n ライン分のデータのバッファとして用いることが考えられる。すなわち、一方の n ラインメモリに記憶されているデータ(複数ブロック分)の符号化中に入力される $n+1$ から $2n$ ラインまでのデータを他方の n ラインメモリに記憶させておく方法である。

出し転送する転送制御手段40を有している。また、この転送制御手段40により取り出された所定区画分の画素データをディジタル信号に変換するA/D変換器13およびこの変換された所定区画分のディジタル信号を格納するバッファメモリ41を有する。さらに、このバッファメモリ41に格納されたディジタル信号を予定のブロック毎に符号化する符号器14およびこの符号器14により符号化されたディジタルデータを記憶する記憶装置15を有している。そして、前記転送制御手段40は、前記バッファメモリ41に格納されたディジタルデータ全ての符号化が完了するまで次の所定区画分の画素データの転送を行なわないように構成されている。

(作用)

本発明では、撮像素子に保持された1画面分の画像信号を所定区画分の画素データ毎に取り出して転送すると共に、次の所定区画分の画素データの転送を、前回取り出されバッファメモリに格納されたデータのブロック毎の符号化が全て完了するまで行なわないようにしている。このため、

しかし、このためには、 n ライン分のデータの符号化を n ラインの走査時間内に終了させなければならず、演算速度等の関係から実現が難しかった。

(発明が解決しようとする課題)

上記のように、符号化のためのバッファメモリを小容量化することは実際上問題があり、実現が難しかった。

本発明の目的は、撮像素子からの画像信号の取り出し方を改良することにより、符号化に要する時間に影響を与えることなく、符号化のためのバッファメモリを大幅に小容量化することができる画像信号記録装置を提供することにある。

(発明の構成)

(課題を解決するための手段)

本発明による画像信号記録装置は、光学像を多数の画素データからなる1画面分の画像信号に変換し、かつこれら画素データを保持可能な撮像素子11を有すると共に、この撮像素子11に保持された画像信号のうち所定区画分の画素データを取り

符号化の速度に影響を与えることなく、符号化のためのバッファメモリを大幅に小容量化できる。

(実施例)

以下、本発明の一実施例を図面を参照して説明する。

第1図において、撮像素子11に対しては、レンズ30、絞り31、シャッタ32を介して光学像が入射される。撮像素子11は、上記光学像を多数の画素データからなる1画面分の画像信号に変換し、かつこれら各画素データを保持できるものである。すなわち、この撮像素子11は第2図で示すように、各画素となる規則的に配列された多数の光電変換部(例えばフォトダイオード)34と、複数の垂直方向電荷転送素子(以下垂直CCDと呼ぶ)35およびこれらに共通の水平方向電荷転送素子(以下水平CCDと呼ぶ)36とで構成される。

上記撮像素子11は前述のように光学像を光電変換するが、その際、各フォトダイオード34が生じた画素データである電荷は一斉に垂直CCD35に移される。テレビレートでは、この読み出しバ

ルスは垂直ブランキング期間に位置する。その後、水平同期周波数で各垂直CCD 35が電荷を次々に転送し、1水平期間毎に水平CCD 36が電荷を転送し、これが出力信号となる。このように、撮像素子11に保持された画素データは、1水平ライン毎順次転送される。

これら各CCD 35、36に対するドライブパルスは、第1図におけるドライブパルス発生回路37から供給される。したがって、このドライブパルス発生回路37および同期信号発生部38とこれらをコントロールするシステムコントロール部39の機能の一部とて転送制御手段40が構成される。

撮像素子11から転送された画素データは従来と同様に信号処理回路12を通った後、A/D変換器13によりデジタル信号に変換され、符号化用のバッファメモリ41に格納される。符号器14は、バッファメモリ41に格納されたデジタル信号を画素数 $n \times n$ 個のブロック毎に符号化し、情報量を圧縮するためのもので、第4図で示したブロックメモリ18に後続する構成と同じものである。こ

の符号器14により符号化され、情報量が圧縮された1画面分の画像信号は記憶装置15に記憶される。システムコントロール部39は前述した転送制御手段40を含め、信号処理回路12、バッファメモリ41、符号器14、記憶装置15を後述するフローチャートで示すように統括制御する。

ここで撮像素子11上の各フォトダイオード34で発生した電荷は、一般的には各CCD 35、36により直ちに撮像素子11の出力端に転送される。例えばテレビレートの場合、1/60秒間で光電変換された電荷は、次の1/60秒の間にすべて転送されるのが通常である。

これに対し、本発明ではこの電荷、すなわち画素データの転送を転送制御手段40により次のように制御する。すなわち、撮像素子11に保持された画像信号のうち所定区画分、例えば第5図の1ラインから n ラインまでの区画の全ての画素データを前述した垂直CCD 35と水平CCD 36とによって通常のタイミングで順次転送する。この n ラインまでの転送後は、一旦ドライブパルスを休止

させ、転送を行なわせないようにする。

転送された画素データは信号処理され、デジタル信号に変換された後バッファメモリ41に格納される。このバッファメモリ41は、第5図で示した n ラインまでの画素データだけを格納すればよく、メモリ容量は従来に比べはるかに小容量となる。以下このバッファメモリ41を n ラインメモリと呼ぶ。

この n ラインメモリ41に記憶されたデジタル信号は、画素数 $n \times n$ 個の複数のブロック毎に符号化され記憶装置15に記憶される。

上記ブロック毎の符号化が終了した時点で、転送制御手段40はCCD 35、36に対し再びドライブパルスを与え、第5図における次の $n+1$ ラインから $2n$ ラインまでの画素データを読み出し、以下同様の処理を繰返す。このようにして画像信号が順次符号化され、1画面分が記憶装置15に記憶される。

次に、この動作を第3図のフローチャートに従って説明する。まず、第2図で示した各フォト

ダイオード34から垂直CCD 35への電荷の転送が行なわれる(ステップ①)。その後、垂直CCD 35に対し、電荷転送を1回行なわせ(ステップ②)。その後水平CCD 36に対し電荷転送を行なわせる(ステップ③)。このようにして転送された電荷は信号処理されサンプル&ホールド(ステップ④)されると共に、A/D変換され(ステップ⑤)、バッファメモリ41に1ライン分格納される(ステップ⑥)。

次に、垂直CCD 35の電荷転送が n 回終了したかを判定し(ステップ⑦)、終了していなければステップ②～⑥までを繰返す。これに対し、 n 回終了し、バッファメモリ41に n ライン分の画素データが格納されれば、これを P 個の $n \times n$ 画素のブロックに分割する(ステップ⑧)。そして、この分割されたブロック毎に符号化が行なわれ(ステップ⑨)、記憶装置15に記憶される(ステップ⑩)。次に上記符号化が P 個のブロック全てにつき終了したかを判定し(ステップ⑪)、終了していなければステップ⑧～⑩を繰返す。これに対

して全ての符号化が終了していれば1画面全ての符号化が終了したかを判定し(ステップ⑧)、終了していなければステップ②に戻り、再び垂直CCD35を転送動作させ、 $n+1$ ライン目の電荷を転送する。以下同様の動作を繰返し、1画面全ての符号化が終了したことによりENDとなる。

上記実施例では垂直CCD35、水平CCD36の電荷転送レートをテレビレートとした。この場合、符号化に要する時間は第4図で示した非線形変換器22を選択し、それによってデータ変換を行なうだけであるから実時間に近い値となる。もちろんテレビレートより速いレートで転送し、この転送時間と転送休止時間との和が通常のテレビレートでの n ライン分のCCD転送時間と等しくなれば、符号化から記憶装置15に記憶するレートはテレビレートと全く等しくなり、実時間の符号化が実現する。

上述したいずれの場合もスチールカメラの特徴である高連速写に充分対応できる。

なお、撮像素子11としてMOS型のように任

意の画素データをランダムに読み出すことができるものを用い、さらにメカ的なシャッタ機構を設ければ、露光時間以降の光が遮断されている状態では各画素の光電変換部(例えば発光ダイオード)を短時間のアナログメモリとして使用することができるので、1回に転送される前記所定区画分のデータ値を n ライン分ではなく $n \times n$ 画素分とすることができる。したがって、符号化のためのバッファメモリ41としては $n \times n$ 画素分(1ブロック分)のメモリ容量があれば符号化が可能であり、バッファメモリ41の一画の小容量化が可能となる。

また、ブロック分割は $n \times n$ の正方に限らず $n \times m$ 画素でももちろんよい。

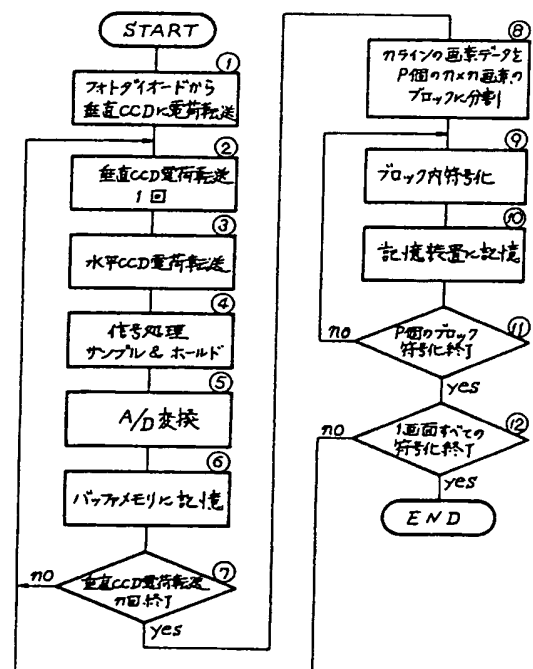
(発明の効果)

以上のように本発明によれば、1画面をブロックに分割し、各ブロック毎に符号化を行なうに当り、符号化に必要なバッファメモリを符号化速度に影響を与えることなく小容量化することができ、ハードウェアの小形化が可能となる。

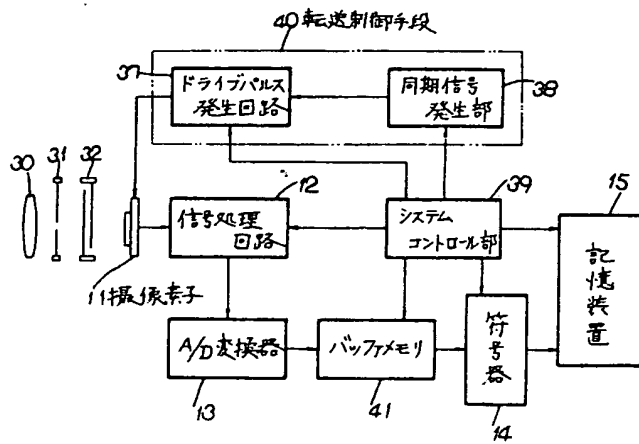
4: 図面の簡単な説明

第1図は本発明による画像信号記録装置の一実施例を示すブロック図、第2図は第1図で示した撮像素子の構成例を示す説明図、第3図は第1図で示した装置の動作を説明するフローチャート、第4図は本発明で用いる符号器を説明するためのブロック図、第5図は撮像素子上の画素データとブロックとの関係を示す説明図、第6図は従来例を示すブロック図である。

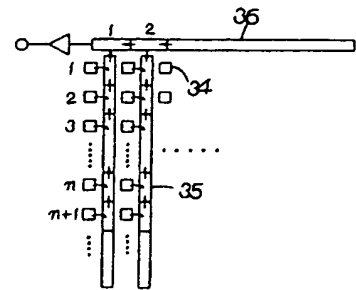
11・・・撮像素子、13・・・A/D変換器、14・・・符号器、15・・・記憶装置、40・・・転送制御手段、41・・・バッファメモリ。



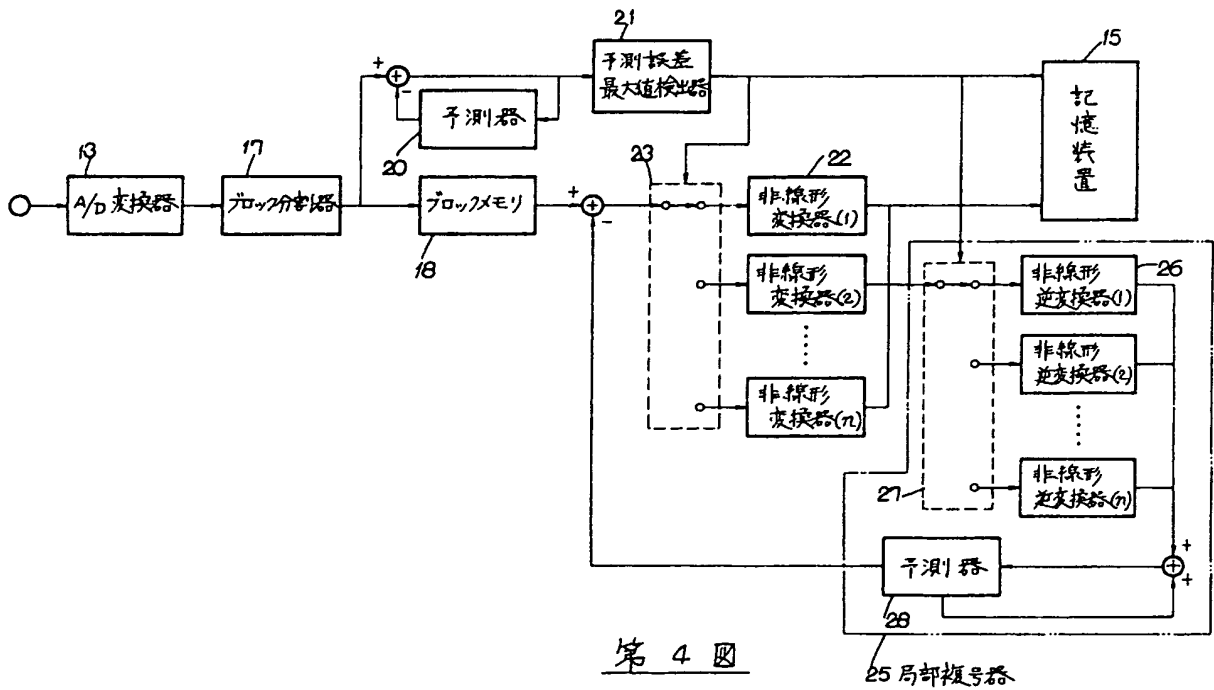
第3図



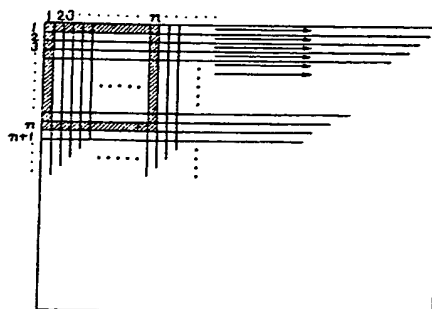
第 1 図



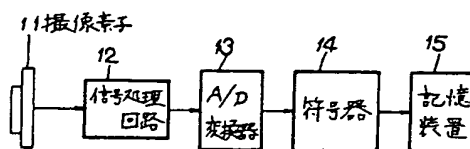
第 2 図



第 4 図



第 5 図



第 6 図